

Comchip 實現 WLCSP 製程於二極體開發

由於產品應用及製程演進,傳統打線及焊接的二極體封裝製程已逐漸無法滿足新型態的產品需求,尤其在終端手持式電子產品愈來愈輕巧,薄型化及產品續航力要求下,不斷地限縮電路板容許的空間,進而影響元件的選用,元件採用的條件要求除了提升產性外,成品尺寸更是不斷挑戰製程極限,考驗產品開發者的創造力。

Comchip 一直以來在領先業界超小型封裝產品的開發從未缺席,更參與在新製程開發的領先群中,取得前排的門票,推出 6 面全塑封 WLCSP 的 ESD 保護二極體,挑戰業界,優先發表最小封裝 01005(0.4x0.2mm),並將製程向上相容一併增加 0201 (0.6X0.3mm),再進而往上開發不同性質的二極體品項,將 WLCSP 製程成品的優勢在業界顯露。

傳統行之有年的二極體採 P/N 垂直式晶片製程,因此必須用封裝製程將正負極修正到同一面。因此衍伸出打線或焊接的封裝製程,但因框架限制,實際能置入封裝內的晶片尺寸,通常不到實際封裝尺寸的 1/10,進而限制了該封裝能夠達到的最大功率,而 WLCSP 的製程能打破這樣的限制,在同樣封裝尺寸的封裝內,幾乎滿足地採用封裝的體積,進而突破封裝的極限,進而讓使用者在體積限制的狀況下,也能選用符合特性的二極體元件。

打線製程的晶片比例	WLCSP 製程的晶片比例
	
	